

Práctica de FPGA: archivo inicial del estudiante

Copia cada listado de código en un archivo de texto sin formato con el nombre indicado. En LabsLand, usa **leds_mirror.v** para el código fuente del módulo.

leds_mirror.v (archivo inicial del estudiante)

```
// Cópialo en leds_mirror.v en el perfil Verilog de DE1-SoC en Teach.
// E = SW[2], A = SW[1], B = SW[0].
// TODO: sustituye la constante de LEDR[0] por tu expresión de la regla de acceso.
// Este archivo inicial compila, pero intencionadamente NO implementa la regla.
module leds_mirror(input [9:0] SW, output [9:0] LEDR);
    assign LEDR[0] = 1'b0;
    assign LEDR[3:1] = SW[2:0]; // E, A, B en el orden de los interruptores
    assign LEDR[9:4] = 6'b000000;
endmodule
```